

特開平8-54967

(43)公開日 平成8年(1996)2月27日

(51)Int. Cl. 6

G 06 F 1/26
1/32

識別記号 庁内整理番号

F I

技術表示箇所

EP695019

US5784626

G 06 F 1/00

331 A

331 E

332 Z

審査請求 有 請求項の数 7

O L

(全17頁)

(21)出願番号 特願平6-174387

(71)出願人 390009531

(22)出願日 平成6年(1994)7月26日

インターナショナル・ビジネス・マシーンズ・コーポレイション
INTERNATIONAL BUSINESS MACHINES CORPORATION
アメリカ合衆国10504、ニューヨーク州
アーモンク (番地なし)

(72)発明者 織田大原 重文

神奈川県大和市下鶴間1623番地14 日本アイ・ビー・エム株式会社 大和事業所内

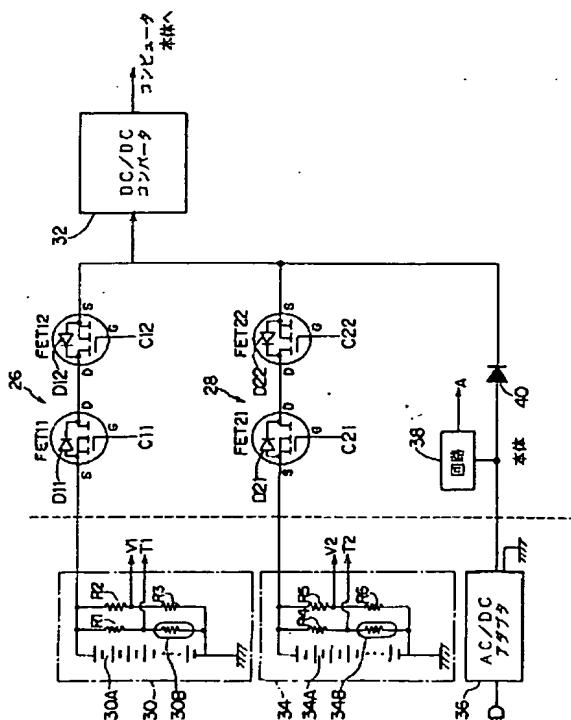
(74)代理人 弁理士 合田 潔 (外5名)

(54)【発明の名称】コンピュータ用バッテリ接続装置及びバッテリの切換方法

(57)【要約】

【目的】バッテリ駆動のコンピュータの動作時間を長くする。

【構成】コンピュータ本体に電力を供給するために別々のバッテリパック30、34に各々接続される複数の直列回路26、28を設ける。直列回路は、例えば、アノードがソースに接続されかつカソードがドレインに接続されたダイオードを各々備えた1対の電界効果トランジスタのドレイン同士を接続して構成されている。バッテリパック30から電力を供給するときには、FET11=FET12=オン、FET21=FET22=オフにし、ダイオードD11、D12を介さずに電力を供給する。また、上記の状態からFET11=オフ、FET22=オン、FET12=オフ、FET21=オンと順に切り換え、バッテリパック34から電力を供給する。



【特許請求の範囲】

【請求項1】 入力側がバッテリに接続可能な第1のスイッチング素子とアノードが第1のスイッチング素子の入力側に接続されかつカソードが第1のスイッチング素子の出力側に接続された第1のダイオードとを備えた第1の回路と、

入力側が前記第1のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体に電力を供給するよう接続された第2のスイッチング素子とカソードが第2のスイッチング素子の入力側に接続されかつアノードが第2のスイッチング素子の出力側に接続された第2のダイオードとを備えた第2の回路と、

からなる直列回路を複数備えたコンピュータ用バッテリ接続装置。

【請求項2】 コンピュータ本体に電力を供給するため別々のバッテリに各々接続可能な複数の直列回路を備えたコンピュータ用バッテリ接続装置であって、前記直列回路は、各々ダイオードを備えた1対の電界効果トランジスタのドレイン同士を接続して構成されることを特徴とするコンピュータ用バッテリ接続装置。

【請求項3】 入力側がバッテリに接続可能な第1のスイッチング素子とアノードが第1のスイッチング素子の入力側に接続されかつカソードが第1のスイッチング素子の出力側に接続された第1のダイオードとを備えた第1の回路と、

入力側が前記第1のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体に電力を供給するよう接続された第2のスイッチング素子とカソードが第2のスイッチング素子の入力側に接続されかつアノードが第2のスイッチング素子の出力側に接続された第2のダイオードとを備えた第2の回路と、

からなる直列回路を1対備えたコンピュータ用バッテリ接続装置の直列回路の各々にバッテリを接続し、一方のバッテリから他方のバッテリへ切換えるバッテリ切換方法であって、

一方のバッテリから一方の直列回路の第1のスイッチング素子及び第2のスイッチング素子を介してコンピュータ本体に電力を供給している状態で、両方のバッテリから各々第1のダイオードを介してコンピュータ本体に電力を供給し、

前記一方のバッテリからコンピュータ本体への電力の供給を停止し、かつ他方のバッテリから他方の直列回路の第1のスイッチング素子及び第2のスイッチング素子を介してコンピュータ本体に電力を供給するように切り換えるバッテリの切換方法。

【請求項4】 前記一方のバッテリの電圧が所定値以下に低下したとき、一方のバッテリから他方のバッテリへ切換える請求項3のバッテリの切換方法。

【請求項5】 入力側が第1のバッテリに切離し可能に接続された第1のスイッチング素子とアノードが第1の

スイッチング素子の入力側に接続されかつカソードが第1のスイッチング素子の出力側に接続された第1のダイオードとを備えた第1の回路、及び入力側が前記第1のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体に電力を供給するよう接続された第2のスイッチング素子とカソードが第2のスイッチング素子の入力側に接続されかつアノードが第2のスイッチング素子の出力側に接続された第2のダイオードとを備えた第2の回路からなる第1の直列回路と、

10 入力側が第2のバッテリに切離し可能に接続された第3のスイッチング素子とアノードが第3のスイッチング素子の入力側に接続されかつカソードが第3のスイッチング素子の出力側に接続された第3のダイオードとを備えた第3の回路、及び入力側が前記第3のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体の電力供給部位に接続された第4のスイッチング素子とカソードが第4のスイッチング素子の入力側に接続されかつアノードが第4のスイッチング素子の出力側に接続された第4のダイオードとを備えた第4の回路からなる第2の直列回路と、

第1のバッテリ及び第2のバッテリの容量を判断する判断手段と、
第1のスイッチング素子及び第2のスイッチング素子をオンしかつ第3のスイッチング素子及び第4のスイッチング素子をオフして第1のバッテリからコンピュータ本体へ電力を供給すると共に、第1のバッテリの容量が所定値以下になったときに第1のスイッチング素子のオフ、第4のスイッチング素子のオン、第2のスイッチング素子のオフ及び第3のスイッチング素子のオンを順に行つて第2のバッテリからコンピュータ本体へ電力を供給するように制御する制御手段と、
を含むコンピュータ用バッテリ接続装置。

【請求項6】 入力側が第1のバッテリに切離し可能に接続された第1のスイッチング素子とアノードが第1のスイッチング素子の入力側に接続されかつカソードが第1のスイッチング素子の出力側に接続された第1のダイオードとを備えた第1の回路、及び入力側が前記第1のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体に電力を供給するよう接続された第2のスイッチング素子とカソードが第2のスイッチング素子の入力側に接続されかつアノードが第2のスイッチング素子の出力側に接続された第2のダイオードとを備えた第2の回路からなる第1の直列回路と、

入力側が第2のバッテリに切離し可能に接続された第3のスイッチング素子とアノードが第3のスイッチング素子の入力側に接続されかつカソードが第3のスイッチング素子の出力側に接続された第3のダイオードとを備えた第3の回路、及び入力側が前記第3のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体の電力供給部位に接続された第4のスイッチング素子とカ

ソードが第4のスイッチング素子の入力側に接続されかつアノードが第4のスイッチング素子の出力側に接続された第4のダイオードとを備えた第4の回路からなる第2の直列回路と、

前記コンピュータ本体の電力供給部位に接続可能な交流を直流に変換するコンバータと、

第1のバッテリ及び第2のバッテリの充電開始条件を判断する判断手段と、

前記コンバータが接続されている状態で前記判断手段の判断結果に基づいて充電を行うと共に、第1のバッテリが満充電になりかつ第2のバッテリの充電開始条件が成立しているときには第1のスイッチング素子のオフ、第4のスイッチング素子のオン、第2のスイッチング素子のオフ及び第3のスイッチング素子のオンを順に行って第2のバッテリの充電を開始するように制御する制御手段と、

を含むコンピュータ用バッテリ接続装置。

【請求項7】 入力側がバッテリに接続可能な第1のスイッチング素子とアノードが第1のスイッチング素子の入力側に接続されかつカソードが第1のスイッチング素子の出力側に接続された第1のダイオードとを備えた第1の回路と、入力側が前記第1のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体に電力を供給するように接続された第2のスイッチング素子とカソードが第2のスイッチング素子の入力側に接続されかつアノードが第2のスイッチング素子の出力側に接続された第2のダイオードとを備えた第2の回路とからなる複数の直列回路と、

前記複数の直列回路の少なくとも2つにバッテリが接続された状態で、バッテリの取外しの予告を検出する検出手段と、

1つのバッテリから電力が供給されている状態でバッテリの取外しの予告が検出されたときに2以上のバッテリの各々から第1のダイオードを介してコンピュータ本体に電力が供給されるように第1のスイッチング素子及び第2のスイッチング素子のオンオフ状態を制御する制御手段と、

を含むコンピュータ用バッテリ接続装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はコンピュータ用バッテリ接続装置及びバッテリの切換方法に係り、より詳しくは、ダイオードによる電力の損失を防止し、バッテリ駆動による動作時間を長くしたコンピュータ用バッテリ接続装置及びバッテリの切換方法に関する。

【0002】

【従来の技術】 一般に、ノートブック型コンピュータは、バッテリパック（以下、バッテリ）を装備し、ユーザーはAC電源のない場所ではバッテリ駆動でコンピュータを動作させている。通常、カラー液晶ディスプレイ

を備えたノートブック型コンピュータでは、満充電からのバッテリ駆動で3時間程度の動作時間である。しかしながら、満充電のバッテリで動作時間が3時間というのは、必ずしもユーザーが満足する動作時間ではない。

【0003】 このため従来では、バッテリを2個搭載したノートブック型コンピュータが提案されている。

【0004】 図1は本発明の基礎となったバッテリを2個搭載したノートブック型コンピュータ用バッテリ接続装置を示すものである。第1のバッテリ10は、順方向

10に接続されたダイオード12を介してコンピュータに電源を供給するためのDC/DCコンバータ14の入力端に接続されている。また、第2のバッテリ16は、同様に順方向に接続されたダイオード18を介してDC/DCコンバータ14の入力端に接続されている。これによって第1バッテリ10と第2バッテリ16とがDC/DCコンバータ14に対してダイオードオア接続されている。このようにダイオードオア接続することにより、第1バッテリ10と第2バッテリ16との間に電位差がある、大電流が第1バッテリ10と第2バッテリ16との間を流れ、バッテリ間のコンポーネント、配線パターン又はバッテリ自身が破壊されるのを防止している。

【0005】 このように2個のバッテリを接続することによって、第1バッテリ10または第2バッテリ16からダイオード12またはダイオード18、及びDC/DCコンバータ14を介してコンピュータ本体に電力が供給される。

【0006】 また、ACをDCに変換するAC/DCアダプタ20が、第1の充電スイッチ22を介して第1のバッテリ10とダイオード12との間に接続されると共に、第2の充電スイッチ24を介して第2のバッテリ16とダイオード18との間に接続され、DC/DCコンバータ14を介して電力を供給する電力供給経路とは別の充電経路が設けられている。この充電経路によって、第1のバッテリ10または第2のバッテリ16を充電することができ、またダイオード12またはダイオード18、及びDC/DCコンバータ14を介してコンピュータ本体に電力を供給することができる。

【0007】

【発明が解決しようとする課題】 しかしながら、従来のコンピュータ用バッテリ接続装置では、バッテリからダイオードを介して電力が供給されるため、ダイオードによる電力の損失が大きい、という問題がある。例えば、1つのバッテリ容量を30WH（2つで60WH）、バッテリ電圧を10.6V、ダイオードVFを0.6V、コンピュータ本体の消費電力を10Wとすると、ダイオードを流れる電流は、 $10 / (10.6 - 0.6) = 1$ [A] となり、バッテリ動作時間は、 $60WH / (10W + 0.6W \times 1A) = 5.66$ 時間となる。

【0008】 また、電力供給経路とは別の充電経路が設けられているので、構成が複雑になる、という問題があ

る。

【0009】本発明は上記問題点を解決するためになされたもので、ダイオードによる電力の損失をなくし、バッテリ駆動による動作時間を長くすることができるコンピュータ用バッテリ接続装置及びバッテリの切換方法を提供することを目的とする。また、本発明は、電力供給経路と充電経路とを共通にするとによって構成を簡単としたコンピュータ用バッテリ接続装置を提供することを目的とする。

【0010】

【課題を解決するための手段】上記目的を達成するため、請求項1の発明は、入力側がバッテリに接続可能な第1のスイッチング素子とアノードが第1のスイッチング素子の入力側に接続されかつカソードが第1のスイッチング素子の出力側に接続された第1のダイオードとを備えた第1の回路と、入力側が前記第1のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体に電力を供給するように接続された第2のスイッチング素子とカソードが第2のスイッチング素子の入力側に接続されかつアノードが第2のスイッチング素子の出力側に接続された第2のダイオードとを備えた第2の回路と、からなる直列回路を複数設けたものである。

【0011】請求項2の発明は、コンピュータ本体に電力を供給するために別々のバッテリに各々接続可能な複数の直列回路を備えたコンピュータ用バッテリ接続装置であって、前記直列回路を、各々ダイオードを備えた1対の電界効果トランジスタのドレイン同士を接続して構成したことを特徴とするものである。

【0012】請求項3の発明は、入力側がバッテリに接続可能な第1のスイッチング素子とアノードが第1のスイッチング素子の入力側に接続されかつカソードが第1のスイッチング素子の出力側に接続された第1のダイオードとを備えた第1の回路と、入力側が前記第1のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体に電力を供給するように接続された第2のスイッチング素子とカソードが第2のスイッチング素子の入力側に接続されかつアノードが第2のスイッチング素子の出力側に接続された第2のダイオードとを備えた第2の回路と、からなる直列回路を1対備えたコンピュータ用バッテリ接続装置の直列回路の各々にバッテリを接続し、一方のバッテリから他方のバッテリへ切換えるバッテリ切換方法であって、一方のバッテリから一方の直列回路の第1のスイッチング素子及び第2のスイッチング素子を介してコンピュータ本体に電力を供給している状態で、両方のバッテリから各々第1のダイオードを介してコンピュータ本体に電力を供給し、前記一方のバッテリからコンピュータ本体への電力の供給を停止し、かつ他方のバッテリから他方の直列回路の第1のスイッチング素子及び第2のスイッチング素子を介してコンピュータ本体に電力を供給するように切り換えるものである。

【0013】請求項4の発明は、請求項3の発明において前記一方のバッテリの電圧が所定値以下に低下したとき、一方のバッテリから他方のバッテリへ切換えるものである。

【0014】請求項5の発明は、入力側が第1のバッテリに切離し可能に接続された第1のスイッチング素子とアノードが第1のスイッチング素子の入力側に接続されかつカソードが第1のスイッチング素子の出力側に接続された第1のダイオードとを備えた第1の回路、及び入力側が前記第1のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体に電力を供給するよう接続された第2のスイッチング素子とカソードが第2のスイッチング素子の入力側に接続されかつアノードが第2のスイッチング素子の出力側に接続された第2のダイオードとを備えた第2の回路からなる第1の直列回路と、入力側が第2のバッテリに切離し可能に接続された第3のスイッチング素子とアノードが第3のスイッチング素子の入力側に接続されかつカソードが第3のスイッチング素子の出力側に接続された第3のダイオードとを備えた第3の回路、及び入力側が前記第3のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体の電力供給部位に接続された第4のスイッチング素子とカソードが第4のスイッチング素子の入力側に接続されかつアノードが第4のスイッチング素子の出力側に接続された第4のダイオードとを備えた第4の回路からなる第2の直列回路と、第1のバッテリ及び第2のバッテリの容量を判断する判断手段と、第1のスイッチング素子及び第2のスイッチング素子をオンしかつ第3のスイッチング素子及び第4のスイッチング素子をオフして第1のバッテリからコンピュータ本体へ電力を供給すると共に、第1のバッテリの容量が所定値以下になったときに第1のスイッチング素子のオフ、第4のスイッチング素子のオン、第2のスイッチング素子のオフ及び第3のスイッチング素子のオンを順に行って第2のバッテリからコンピュータ本体へ電力を供給するように制御する制御手段と、を含んで構成したものである。

【0015】請求項6の発明は、入力側が第1のバッテリに切離し可能に接続された第1のスイッチング素子とアノードが第1のスイッチング素子の入力側に接続されかつカソードが第1のスイッチング素子の出力側に接続された第1のダイオードとを備えた第1の回路、及び入力側が前記第1のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体に電力を供給するよう接続された第2のスイッチング素子とカソードが第2のスイッチング素子の入力側に接続されかつアノードが第2のスイッチング素子の出力側に接続された第2のダイオードとを備えた第2の回路からなる第1の直列回路と、入力側が第2のバッテリに切離し可能に接続された第3のスイッチング素子とアノードが第3のスイッチング素子の入力側に接続されかつカソードが第3のスイッチング素子の出力側に接続されるものである。

チング素子の出力側に接続された第3のダイオードとを備えた第3の回路、及び入力側が前記第3のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体の電力供給部位に接続された第4のスイッチング素子とカソードが第4のスイッチング素子の入力側に接続されかつアノードが第4のスイッチング素子の出力側に接続された第4のダイオードとを備えた第4の回路からなる第2の直列回路と、前記コンピュータ本体の電力供給部位に接続可能な交流を直流に変換するコンバータと、第1のバッテリ及び第2のバッテリの充電開始条件を判断する判断手段と、前記コンバータが接続されている状態で前記判断手段の判断結果に基づいて充電を行うと共に、第1のバッテリが満充電になりかつ第2のバッテリの充電開始条件が成立しているときには第1のスイッチング素子のオフ、第4のスイッチング素子のオン、第2のスイッチング素子のオフ及び第3のスイッチング素子のオンを順に行って第2のバッテリの充電を開始するように制御する制御手段と、を含んで構成したものである。

【0016】そして、請求項7の発明は、入力側がバッテリに接続可能な第1のスイッチング素子とアノードが第1のスイッチング素子の入力側に接続されかつカソードが第1のスイッチング素子の出力側に接続された第1のダイオードとを備えた第1の回路と、入力側が前記第1のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体に電力を供給するように接続された第2のスイッチング素子とカソードが第2のスイッチング素子の入力側に接続されかつアノードが第2のスイッチング素子の出力側に接続された第2のダイオードとを備えた第2の回路とからなる複数の直列回路と、前記複数の直列回路の少なくとも2つにバッテリが接続された状態で、バッテリの取外しの予告を検出する検出手段と、1つのバッテリから電力が供給されている状態でバッテリの取外しの予告が検出されたときに2以上のバッテリの各々から第1のダイオードを介してコンピュータ本体に電力が供給されるように第1のスイッチング素子及び第2のスイッチング素子のオンオフ状態を制御する制御手段と、を含んで構成したものである。

【0017】

【作用】請求項1の発明は、第1のスイッチング素子と第1のダイオードとを備えた第1の回路と、入力側が第1のスイッチング素子の出力側に接続されかつ出力側がコンピュータ本体に電力を供給するように接続された第2のスイッチング素子と第2のダイオードとを備えた第2の回路と、からなる直列回路が複数設けられている。この第1のスイッチング素子と第1のダイオード、第2のスイッチング素子と第2のダイオードは各々並列に接続されていることになるため、各スイッチング素子のオンオフ状態を制御することにより、第1のスイッチング素子の各々に別々のバッテリを接続して第1のダイオード及び第2のダイオードの各々を介さずにコンピュータ本体に電力を供給することができる。したがって、ダイオードによる電力の損失をなくし、バッテリ駆動による動作時間を長くすることができる。

【0018】請求項1の発明では、ダイオードを介して電力が供給されないため、上記の例では、 $60\text{WH}/10\text{W} = 6\text{時間}$ となり、0.34時間(約20分)動作時間を長くすることができる。

【0019】請求項1の直列回路は、請求項2の発明のように、各々ダイオードを備えた1対の電界効果トランジスタのドレイン同士を接続して、例えば、アノードがソースに接続されかつカソードがドレインに接続されたダイオードを各々備えた1対の電界効果トランジスタのドレイン同士を接続して構成することができる。

【0020】請求項1の発明の直列回路を1対設け、直列回路の各々にバッテリを接続した場合には、請求項3の発明のように、一方のバッテリから一方の直列回路の第1のスイッチング素子及び第2のスイッチング素子を介してコンピュータ本体に電力を供給している状態で、両方のバッテリから各々第1のダイオードを介してコンピュータ本体に電力を供給し、すなわちダイオードオア状態で電力を供給し、一方のバッテリからコンピュータ本体への電力の供給を停止し、かつ他方のバッテリから他方の直列回路の第1のスイッチング素子及び第2のスイッチング素子を介してコンピュータ本体に電力を供給するように切り換えることができる。この切換は、一方のバッテリの電圧が所定値以下に低下したときに行うことができる。

【0021】上記のようにバッテリを切り換えることにより、コンピュータ本体への電力供給が途切れることなく切換ることができる。また、このときの切換は瞬時に行われるため、内部ダイオードによる電力の損失も無視できる程度の大きさである。

【0022】請求項5の発明は、第1のスイッチング素子と第1のダイオードとを備えた第1の回路、及び第2のスイッチング素子と第2のダイオードとを備えた第2の回路からなる第1の直列回路と、第3のスイッチング素子と第3のダイオードとを備えた第3の回路、及び第4のスイッチング素子と第4のダイオードとを備えた第4の回路からなる第2の直列回路と、を備えている。

【0023】制御手段は、第1のスイッチング素子及び第2のスイッチング素子をオンしかつ第3のスイッチング素子及び第4のスイッチング素子をオフして第1のバッテリからコンピュータ本体へ電力を供給する。これによつて、ダイオードによる電力の損失を防止することができる。また、制御手段は、第1のバッテリの容量が所定値以下になったときに第1のスイッチング素子のオフ、第4のスイッチング素子のオン、第2のスイッチング素子のオフ及び第3のスイッチング素子のオンを順に行つて第2のバッテリからコンピュータ本体へ電力を供

給するように制御する。これによって、ダイオードオア状態を介してコンピュータ本体へ電力が供給されるため、コンピュータ本体への電力供給が途切れることなく切換ることができる。

【0024】請求項6の発明は、交流を直流に変換するコンバータによってバッテリを充電するときに、第1のバッテリが満充電になりかつ第2のバッテリの充電開始条件が成立しているときには第1のスイッチング素子のオフ、第4のスイッチング素子のオン、第2のスイッチング素子のオフ及び第3のスイッチング素子のオンを順に行つて第2のバッテリの充電を開始しているので、放電経路（電力供給経路）を利用してバッテリの充電を行うことができる。請求項6の発明では、電力供給経路と充電経路とを共通にしているため、構造を簡単にすることができる。

【0025】そして、請求項7の発明では、1つのバッテリから電力が供給されている状態でバッテリの取外しの予告が検出されたときに2以上のバッテリの各々から第1のダイオードを介してコンピュータ本体に電力が供給されるように第1のスイッチング素子及び第2のスイッチング素子のオンオフ状態を制御しているので、バッテリの取外しの予告が検出されたときにダイオードオア状態になり、バッテリの取外しによる電力の供給停止が発生するがなくなる。

【0026】

【実施例】以下図面を参照して本発明の一実施例を詳細に説明する。本実施例のコンピュータ用バッテリ接続装置は、第1の直列回路26と第2の直列回路28とを備えている。第1の直列回路26は、ドレインD同士が相互に接続された電界効果トランジスタ（以下、FETという）11及びFET12を備えている。FETとしてはパワーMOSFETが使用できる。また、第2の直列回路28も第1の直列回路26と同様にドレインD同士が相互に接続されたFET21、及びFET22を備えている。

【0027】また、FET11、FET12、FET21及びFET22の各々には、カソードがドレインDに接続されかつアノードがソースSに接続された内部ダイオードD11、D12、D21、D22が各々内蔵されている。

【0028】本実施例のコンピュータ本体には、開閉可能なキーボードを蓋体とするバッテリパック（バッテリ）収納部が設けられており、FET11のソースSは、ノートブック型コンピュータ本体のバッテリパック収納部に取外し可能に装着された第1のバッテリパック30に接続され、FET12のソースSはコンピュータ本体へ電力を供給するDC/DCコンバータ32の入力端に接続されている。なお、コンピュータ本体には、キーボードの開閉状態を検出するキーボードスイッチが設けられている。また、FET21のソースSは、ノート

ブック型コンピュータ本体に取外し可能に装着された第2のバッテリパック34に接続され、FET22のソースSはDC/DCコンバータ32の入力端に接続されている。

【0029】キーボードを開放して第1のバッテリパック30または第2のバッテリパック34をコンピュータ本体から取外すと、第1の直列回路26と第1のバッテリパック30、第2の直列回路28と第2のバッテリパック34の電気的接続状態が解除される。したがって、10第1のバッテリパック30と第1の直列回路26、第2のバッテリパック34と第2の直列回路28は、各々切離し可能に接続されていることになる。

【0030】第1のバッテリパック30内には、第1のバッテリセル30A、抵抗R1、R2、R3、第1のバッテリセル30Aの温度、すなわち第1のバッテリパック30の温度を検出するサーミスタ30Bが内蔵されている。そして、抵抗R1とサーミスタ30Bとの間の電圧からバッテリ温度T1が検出され、抵抗R2と抵抗R3との間の電圧からバッテリ電圧V1が検出される。バッテリセルとしてはNiMH等を使用することができる。

【0031】第2のバッテリパック34も第1のバッテリパック30と同様の構成で、第2のバッテリセル34A、抵抗R4、R5、R6、第2のバッテリセル34Aの温度、すなわち第2のバッテリパック34の温度を検出するサーミスタ34Bが内蔵されている。また、第1のバッテリパック30の場合と同様に、抵抗R4、サーミスタ34B間の電圧、抵抗R5、R6間の電圧から各々バッテリ温度T2、バッテリ電圧V2が検出される。

30 【0032】また、AC（交流）をDC（直流）に変換するAC/DCアダプタ36が、コンピュータ本体の側面に設けられたコネクタ（図示せず）及びコンピュータ本体に内蔵されたダイオード40を介してDC/DCコンバータ32の入力端に接続されている。このAC/DCアダプタ36は、コネクタの部分でコンピュータ本体から取外し可能である。

【0033】ダイオード40のアノード側には、AC/DCアダプタ36の接続状態を検出してAC/DCアダプタ36が接続されているときにハイレベルになりかつ40AC/DCアダプタ36が取り外されているときにロウレベルの信号Aを出力する検出回路38が接続されている。

【0034】図3は、FET11～FET22のスイッチング動作を制御する制御装置42を示すものであり、出力ピンP1、P2、P3、P4の各々は、各FETのゲートGに制御信号C11、C12、C21、C22の各々を入力するように接続されている。また、入力ピン11、12には、各々バッテリ電圧V1、バッテリ温度T1が入力されるように接続され、入力ピン14、15の各々には、バッテリ電圧V2、バッテリ温度T2が入

11

力されるように接続されている。また、入力ピン13には、バッテリの取外しの予告を検出する検出手段としてのキーボードスイッチが接続され、入力ピン16には検出回路38からの信号Aが入力されるように接続されている。このキーボードスイッチは、キーボードの開閉に応じてオンオフする。バッテリ収納部の蓋体としてキーボード以外の蓋体を使用する場合には、このキーボードスイッチに代えて、蓋体の開閉に応じてオンオフするスイッチを用いてもよい。制御装置42は直流電源VCCに接続され、GNDピンは接地されている。

【0035】図4は本実例の制御ルーチンを示すものであり、ステップ100においてバッテリパックの放電処理を行なってバッテリパックからコンピュータ本体に電力を供給し、ステップ200においてバッテリパックの充電処理を行ない、ステップ300においてキーボードオープン時の処理、すなわちバッテリパック取外し予告時の処理を行う。

【0036】図5はステップ100のバッテリバックの放電処理の詳細を示すもので、ステップ110においてAC/DCアダプタ36が接続されているか否かを判断する。AC/DCアダプタ36が接続されているときに充電を行なうかまたはAC/DCアダプタ36で変換された電力がコンピュータ本体に供給されることになるため、このルーチンを終了する。

【0037】一方、ステップ110でAC/DCアダプタ36が接続されていないと判断された場合には、以下で説明するように一方のバッテリから放電を行い、このバッテリの容量が所定値以下に低下すると他方のバッテリから放電を行う。

【0038】 まず、ステップ112において第1のバッテリパック30のバッテリ電圧V1が基準電圧V0より大きいか否か判断する。この基準電圧V0はバッテリの動作停止電圧に相当するもので、バッテリ電圧が基準電圧V0以下に低下すると通常のバッテリ放電を停止するためのものである。バッテリ電圧V1が基準電圧V0よりも大きいときには、放電が可能であるためステップ114において第1のバッテリパック30から放電しているか否かを判断し、第1のバッテリパック30から放電しているときにはこのルーチンを終了し、第1のバッテリパック30から放電していないときにはステップ116において後述するように第1のバッテリパック30からの放電を開始する。

【0039】第1のバッテリパック30のバッテリ電圧V1が基準電圧V0以下の場合、すなわち第1のバッテリパック30の通常時放電が行えない場合には、ステップ118において第2のバッテリパック34のバッテリ電圧V2が基準電圧V0より大きいか否かを判断する。バッテリ電圧V2が基準電圧V0より大きいときにはステップ120において第2のバッテリパック34から放電しているか否かを判断し、第2のバッテリパック34

10

20

30

1

4

12 から放電しているときにはこのルーチンを終了し、第2のバッテリバック34から放電していないときにはステップ122において後述するように第2のバッテリバック34からの放電を開始する。

【0040】ステップ118でバッテリ電圧V2が基準値V0以下と判断されたとき、すなわち第1のバッテリパック30及び第2のバッテリパック34が通常時放電を行えない場合には、両方のバッテリパックの容量が所定値以下の状態であるため、LEDを点灯させてバッテリ残量が少ないことを表示すると共にコンピュータ本体をサスPEND状態にする。このサスPEND状態では、電力の供給が必須の電子部品であるメモリ及びメモリコントローラ等に電力を供給し、電力の供給が必須でないディスプレイ等には電力を供給しないようにする。

【0041】図6はステップ116の詳細を示すもので
あり、ステップ116Aにおいて第2のバッテリパック
34が放電中であるか否かを判断する。第2のバッテリ
パック34が放電中でない場合には、第1のバッテリパ
ック使用時に第2のバッテリパックが使用されていない
ため、ステップ116Eにおいて制御装置42からF E
T11をオン、FET12をオン、FET21をオフ、
FET22をオフにする制御信号C11、C12、C2
1、C22を出力する(図8)。これによって第1バッ
テリパック30から放電が行われ、コンピュータ本体に
電力が供給される。このとき、第1バッテリパック30
からの電力は内部ダイオードD11、D12を介さず
に供給されることになるため内部ダイオードによる電力の
損失がなくなる。なお、このときFETを介して電力が
供給されることになるが、FETのオン抵抗による電力
30の損失は、内部ダイオードによる電力の損失に比較して
無視できる程度の大きさである。また、第2のバッテリ
パックからの電力は、ダイオードD22(図8に示すよ
うにV2>V1の場合)、またはダイオードD21(図
16に示すようにV1>V2の場合)で阻止される。

【0042】ステップ116Aで第2バッテリパック3
4放電中と判断された場合には、FET11及びFET
12がオフ、FET21及びFET22がオンであるた
め(図12)、ステップ116BにおいてFET21を
オフにする。このとき制御装置42からの制御信号は、
40 C11=オフ、C12=オフ、C21=オフ、C22=
オフである。この結果、第2バッテリパック34からは
内部ダイオードD21及びFET22のドレイン・ソー
ス間を介して電力が供給される(図11)。

【0043】次のステップ116Cでは、FET12をオンにする。このときの制御信号は、C11=オフ、C12=オン、C21=オフ、C22=オンである。この結果、第1バッテリパック30及び第2バッテリパック34はDC/DCコンバータ32に対してダイオードオーダー状態になり、第1バッテリパック30からは内部ダイオードD11及びFET12のドレイン・ソース間を介

して電力が供給され、第2バッテリパック34からは内部ダイオードD21及びFET22のドレイン・ソース間を介して電力が供給される(図10)。

【0044】次のステップ116Dでは、FET22をオフにする。このときの制御信号はC11=オフ、C=12オン、C=21オフ、C=22オフである。これによって第2バッテリパック34からの電力は内部ダイオードD22によって阻止され、第1バッテリパック30からの電力のみが供給される。そして、ステップ116EにおいてFET11をオンにする。これによって第1バッテリパック30からの電力は、FET11のソース・ドレイン間、FET12のドレイン・ソース間を介して供給されることになり、FET11の内部ダイオード及びFET12の内部ダイオードを通過しないことになる。

【0045】図7はステップ122の詳細を示すものであり、ステップ122Aにおいて第1バッテリパック30が放電中か否かを判断する。第1バッテリパック30が放電中でない場合には、ステップ122EにおいてFET11をオン、FET12をオフ、FET21をオフ、FET22をオフにする(図12)。これによって第2バッテリパック34からの電力は内部ダイオードD21、D22を介さずにコンピュータ本体に供給されることになるため内部ダイオードによる電力の損失がなくなる。

【0046】ステップ122Aにおいて第1のバッテリ放電中と判断された場合には、ステップ122BにおいてFET11をオフし、ステップ122CにおいてFET22をオンし(ダイオードオア状態)、ステップ122DにおいてFET12をオフし、ステップ122EにおいてFET21をオンにする。このときの制御装置42からの制御信号を図7のステップ122B～ステップ122Eに示す。また、図7によるバッテリの切換状態を、図8～図12に示す。図8が第1のバッテリパック放電中の状態であり、図9がステップ122B、図10がステップ122C、図11がステップ122D、図12がステップ122Eにそれぞれ対応している。

【0047】上記のように第2バッテリパックから第1バッテリパックへまたは第1バッテリパックから第2バッテリパックへ切り換えることにより、コンピュータ本体への電力供給が途切れることなくバッテリパックを切換ることができる。また、このときの切換は瞬時に行われるため、内部ダイオードによる電力の損失も無視できる程度の大きさである。

【0048】図13はステップ200の詳細を示すもので、ステップ210においてAC/DCアダプタ36が接続されているか否かを判断する。AC/DCアダプタ36が接続されていないときには、充電は行えないので、このルーチンを終了する。

【0049】一方、ステップ210でAC/DCアダプ

タ36が接続されている判断された場合には、以下で説明するように一方のバッテリの充電を行い、このバッテリが満充電状態になると他方のバッテリの充電を行う。

【0050】まず、ステップ212において第2バッテリパック34の充電開始条件が成立しているか否かを判断する。充電開始条件としては、バッテリ温度が所定範囲以内(例えば、5°C < バッテリ温度 < 43°C)でかつバッテリ電圧がバッテリ充電開始電圧(上記の基準電圧V0と同じ値であってもよい)以下の条件を採用し、この条件を満たすとき充電開始条件が成立する。

【0051】第2バッテリパック34の充電開始条件が成立したと判断されたときには、ステップ214において後述するように充電を開始し、第2バッテリパック34の充電開始条件が成立していないときには、ステップ216において上記と同じ条件を採用して第1バッテリパック30の充電開始条件が成立したか否かを判断し、第1バッテリパック30の充電開始条件が成立した場合にはステップ218において後述するように充電を開始する。

【0052】ステップ220では第2バッテリパック34の充電中か否かを判断し、充電中のときには、ステップ222において満充電になったか否かを判断する。満充電になったか否かは、充電開始からのバッテリ温度の上昇またはバッテリ温度によって判断することができ、バッテリ温度が充電開始から所定値(例えば22°C)以上上昇したとき、またはバッテリの温度が所定値(例えば、60°C)に達したとき満充電と判断される。

【0053】そして、満充電のときにはステップ224においてゲートにオフの制御信号C21を出力してFET21をオフすることにより第2バッテリパック34の充電を停止する。一方、ステップ220で第2バッテリパック34の充電中でないと判断されたときには、ステップ226において第1バッテリパック30の充電中か否かを判断し、第1バッテリパック30の充電中の場合にはステップ228において上記と同じ条件を判断するにより満充電か否かを判断し、満充電の場合にはステップ230においてゲートにオフの制御信号C11を出力して、FET11をオフすることにより第1バッテリパック30の充電を停止する。

【0054】図16は第1バッテリパック30から電力を供給している状態を示すものであり、この状態でAD/DCアダプタ36が接続されかつ第1バッテリパック30の充電開始条件が成立すると、図17に示すように第1バッテリパック30への充電が開始される(ステップ218)、満充電状態になると図18に示すように、第1バッテリパック30への充電が停止される(ステップ230)。

【0055】図14は第2のバッテリパックを充電するステップ214の詳細を示すものである。第2バッテリパック34の充電条件が成立したときには、第1バッテ

リバック30の充電が終了し、FET11がオフ、FET12がオン、FET21がオフ、FET22がオンの状態になっている(図18)。このため、ステップ214Aにおいて、FET22をオンし(図19)、ステップ214BにおいてFET12をオフし(図20)、ステップ214CにおいてFET21をオンする(図21)。これによって、第2バッテリバッック34の充電が開始される。なお、図16のステップ214A～ステップ214Cには各ゲートへの制御信号C11～C22のオンオフによって示した。

【0056】図15は第1のバッテリバッックを充電するステップ218の詳細を示すもので、ステップ224で第2のバッテリの充電を停止したときにはFET11がオフ、FET12がオフ、FET21がオフ、FET22がオンの状態になっている。このため、ステップ218AにおいてFET12をオンし、ステップ218BにおいてFET22をオフし、ステップ218CにおいてFET11をオンにする。

【0057】上記で説明したように電力供給経路と充電経路とを共通にして充放電を行っているため、バッテリ接続装置の構造を簡単にすることができる。

【0058】図22はステップ300の詳細を示すもので、ステップ310においてキーボードスイッチからの信号に基づいてキーボードが開放されたか否か、すなわちバッテリの取外しが予告されたか否かを判断する。キーボードが開放されたときは、バッテリの取外しが予告されたので、ステップ312において第1バッテリバッック30及び第2バッテリバッック34をDC/DCコンバータ32に対してダイオードオア状態にする。すなわち、第1バッテリバッック30によって電力を供給している場合には、FET11をオフしかつFET22をオンにする。また、第2バッテリバッック34によって電力を供給している場合にはFET21をオフし、FET12をオンにする。これによって、いずれのバッテリが取り外されても残りのバッテリから電力が供給されることになる。なお、このときダイオードを介して電力が供給されることになるが、バッテリが取り外され、新たなバッテリが装着されるまでの時間は短時間であるため電力の損失は少なくてすむ。

【0059】そして、ステップ314においてキーボードが閉止されたか否か判断し、キーボードが閉止されたときにはこのルーチンを終了する。

【0060】なお、上記では2つの直列回路の各々にバッテリを接続する例について説明したが、直列回路を3以上にし、それぞれにバッテリを接続してもよい。また、スイッチング素子としてFETを用いた例について説明したがトランジスタやリレー等の他のスイッチング素子を使用することもできる。また、上記ではキーボードの開放によってバッテリの取外しが予告されたことを検出したが、何れか一方のバッテリの容量が所定値以下

になったことを検出してバッテリの取外し予告を検出してもよい。

【0061】また、上記ではアノードがソースに接続されかつカソードがドレンに接続されたダイオードを備えたFETを用いる例について説明したが、本発明はこれに限定されるものではなく、カソードがソースに接続されたFETも使用することができる。

【0062】

【発明の効果】以上説明したように、請求項1～請求項10の発明によれば、ダイオードによる電力の損失をなくし、バッテリ駆動による動作時間を長くすることができる、という効果が得られる。

【0063】請求項5の発明によれば、バッテリ駆動による動作時間を長くすることができると共に一方のバッテリの容量が低下したときに電力の供給停止を生じさせることなくバッテリの放電切換を行なえる、という効果が得られる。

【0064】請求項6の発明によれば、電力供給経路と充電経路とを共通にしているため、構造を簡単にすることができると共に、スムーズにバッテリ充電の切換を行なえる、という効果が得られる。

【0065】また、請求項7の発明によれば、バッテリの取外し予告が検出されたときに、ダイオードオア状態にしているので、バッテリ駆動による動作時間を長くすることができると共に、バッテリの取外しによって電力の供給が停止されるのが防止される、という効果が得られる。

【図面の簡単な説明】

【図1】従来のコンピュータ用バッテリ接続装置の回路図である。

【図2】本実施例のコンピュータ用バッテリ接続装置の回路図である。

【図3】図2のFETをオンオフ制御する制御装置のブロック図である。

【図4】本実施例の充放電処理ルーチンを示す流れ図である。

【図5】図4のステップ100の詳細を示す流れ図である。

【図6】図5のステップ116の詳細を示す流れ図である。

【図7】図5のステップ122の詳細を示す流れ図である。

【図8】第1のバッテリから電力を供給している状態を示す模式図である。

【図9】内部ダイオードD11を介して電力を供給をしている状態を示す模式図である。

【図10】ダイオードオア状態を示す模式図である。

【図11】内部ダイオードD21を介して電力を供給している状態を示す模式図である。

【図12】第2のバッテリから電力を供給している状態

を示す模式図である。

【図13】図5のステップ200の詳細を示す流れ図である。

【図14】図13のステップ214の詳細を示す流れ図である。

【図15】図13のステップ218の詳細を示す流れ図である。

【図16】第1のバッテリから電力を供給している状態を示す模式図である。

【図17】図16の状態からAC/DCコンバータが接続された状態を示す模式図である。

【図18】図17の状態からFET11をオフした状態を示す模式図である。

【図19】図18の状態からFET22をオンした状態

を示す模式図である。

【図20】図19の状態からFET12をオフした状態を示す模式図である。

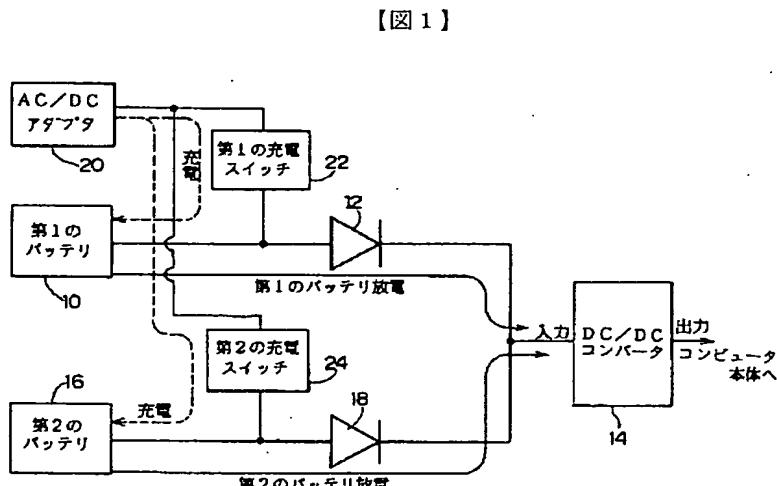
【図21】図20の状態からFET21をオフした状態を示す模式図である。

【図22】図5のステップ300の詳細を示す流れ図である。

【符号の説明】

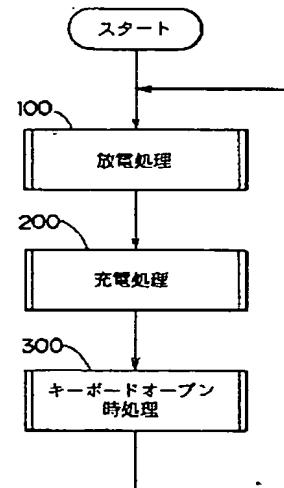
26	第1の直列回路
28	第2の直列回路
30	第1のバッテリパック
34	第2のバッテリパック
42	制御装置

10

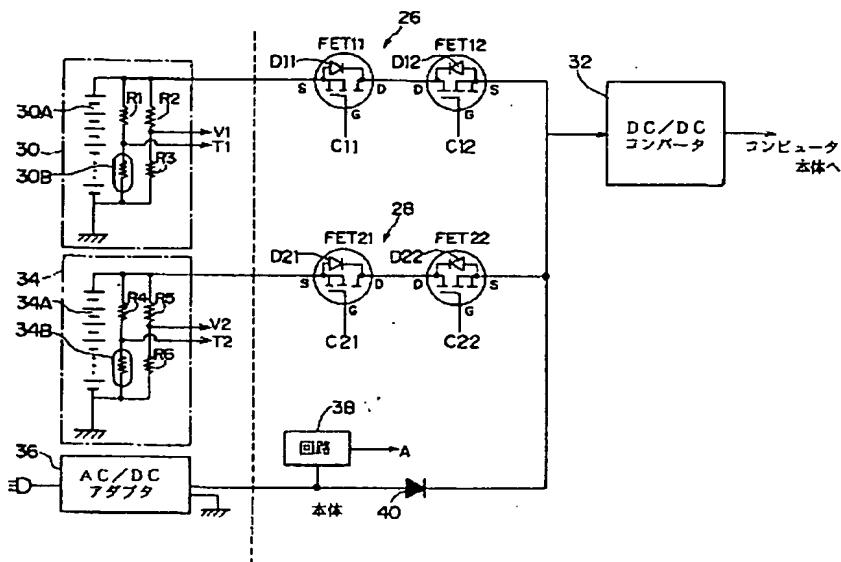


【図1】

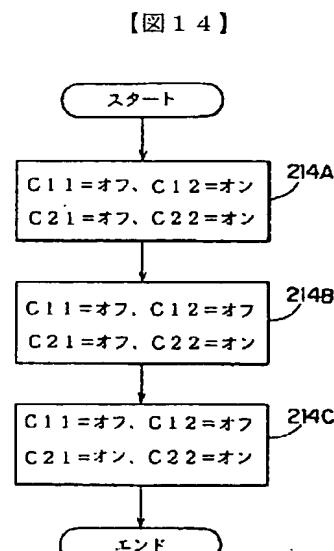
【図4】



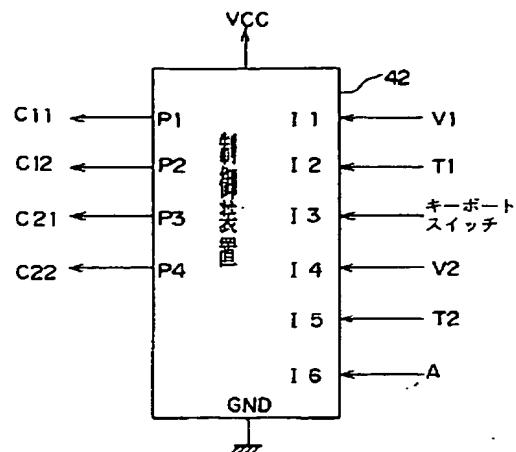
【図2】



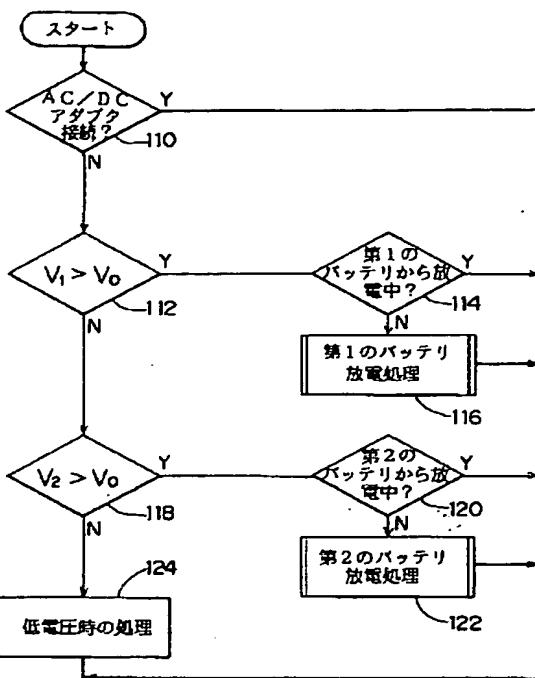
【図2】



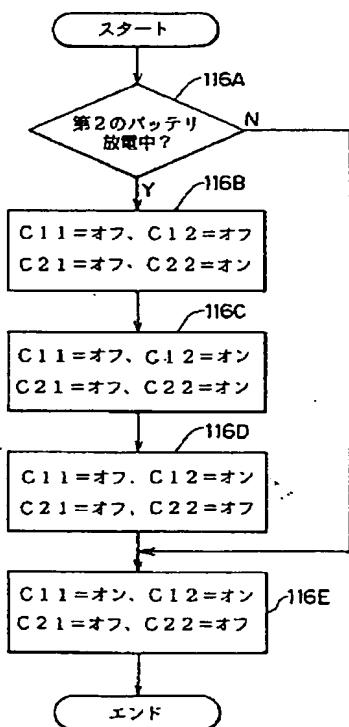
【図3】



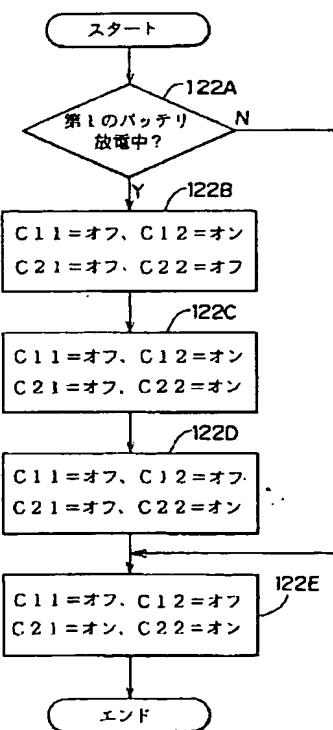
【図5】



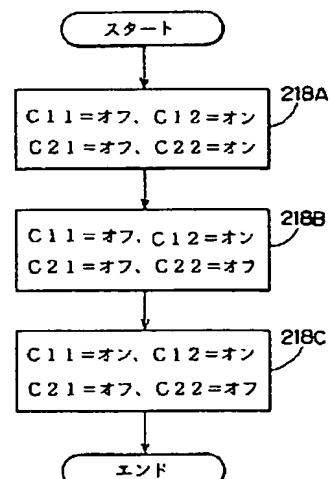
【図6】



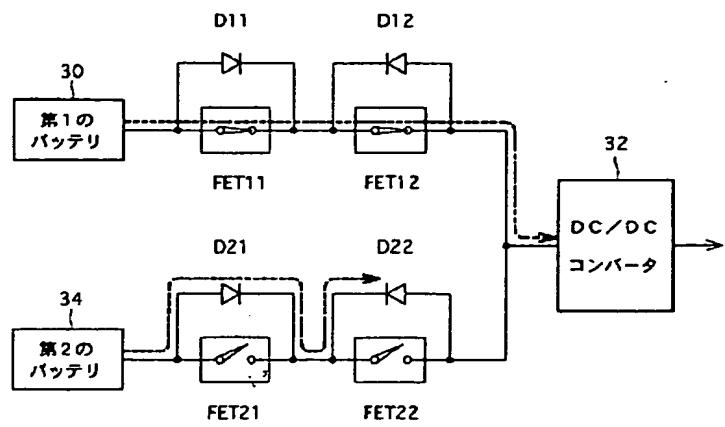
【図7】



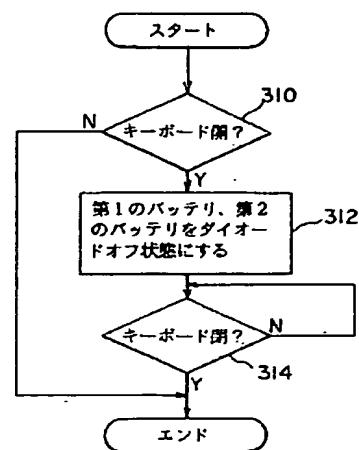
【図15】



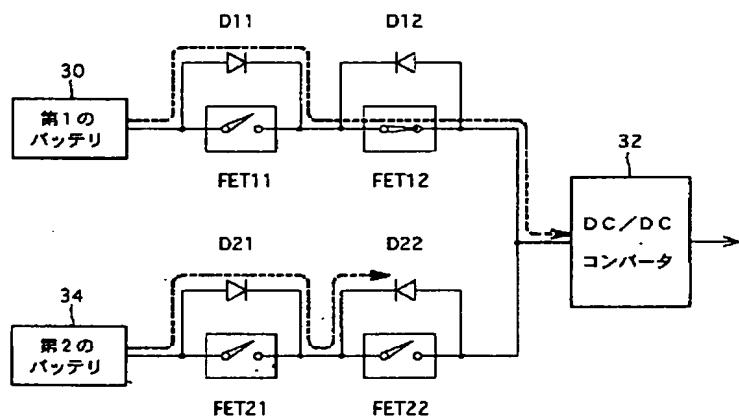
【図8】



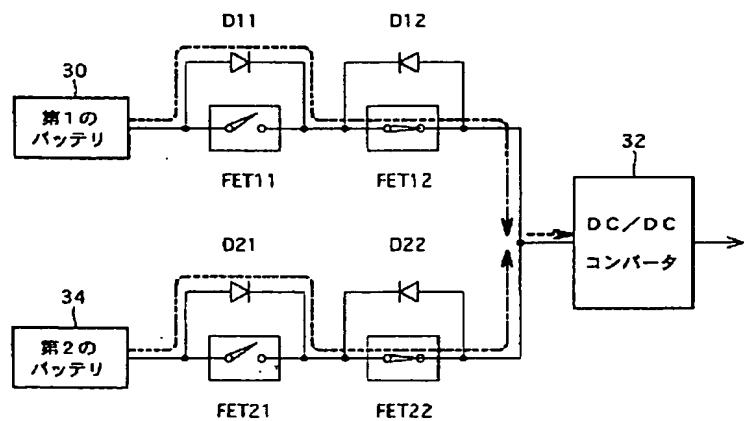
【図22】



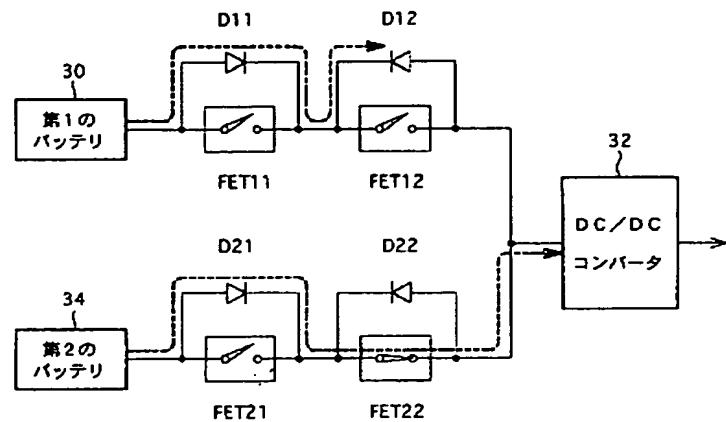
【図9】



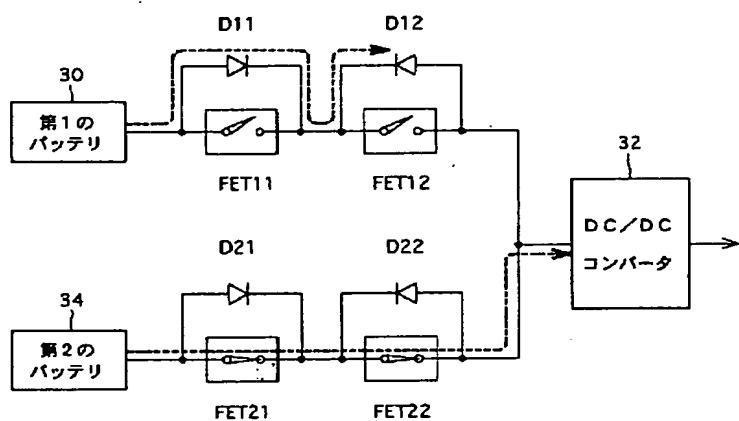
【図10】



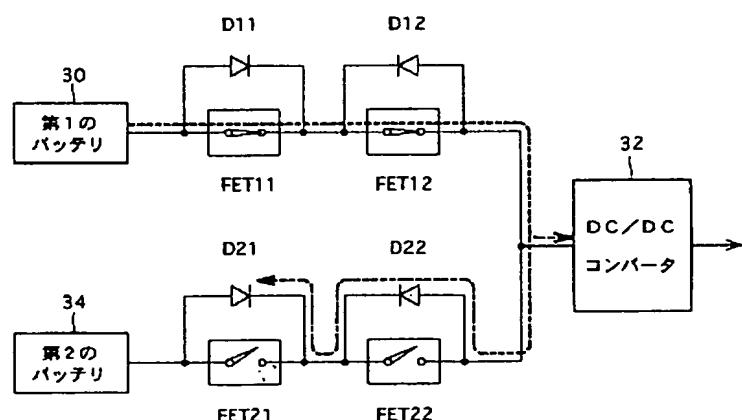
【図1.1】



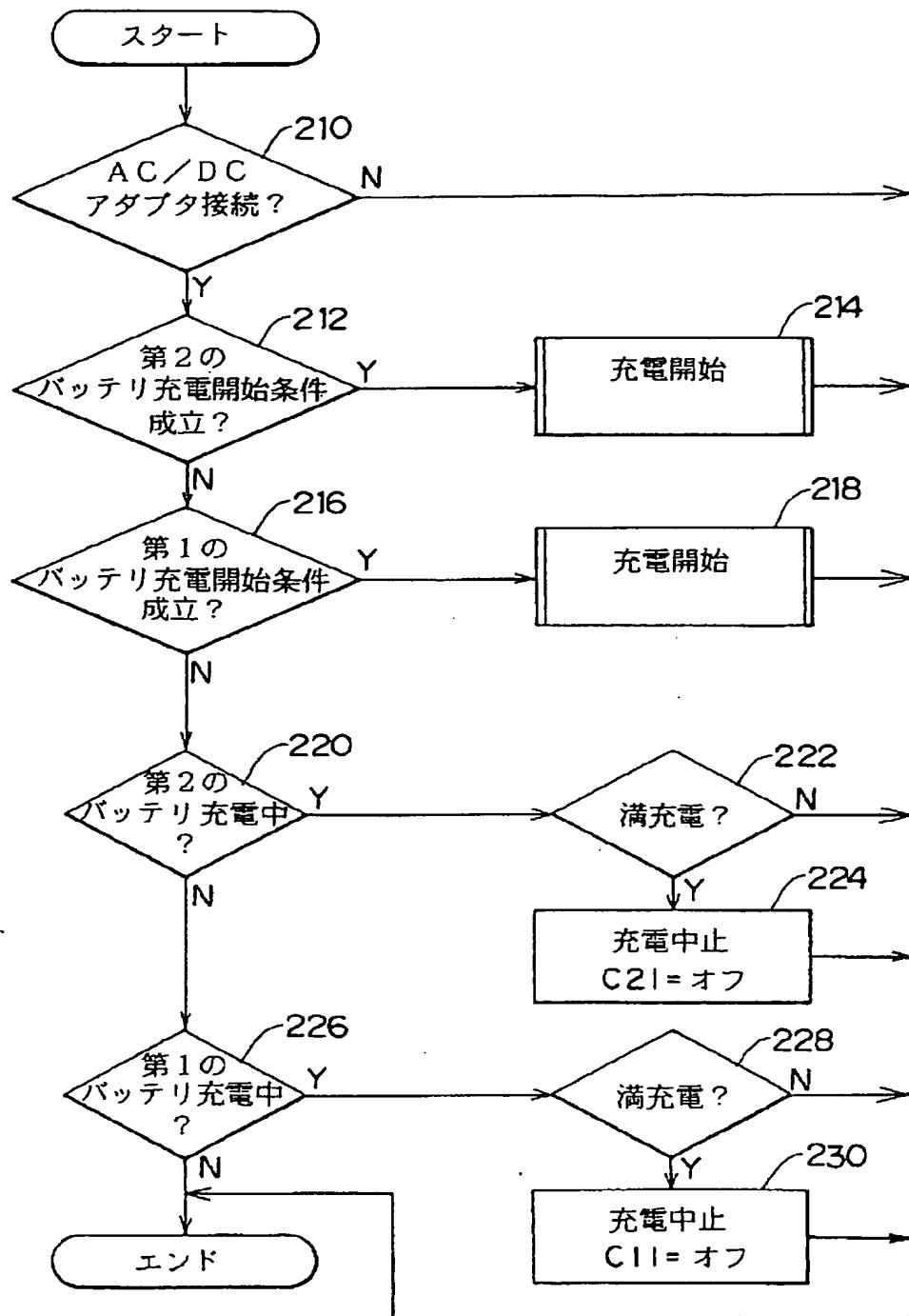
【図1.2】



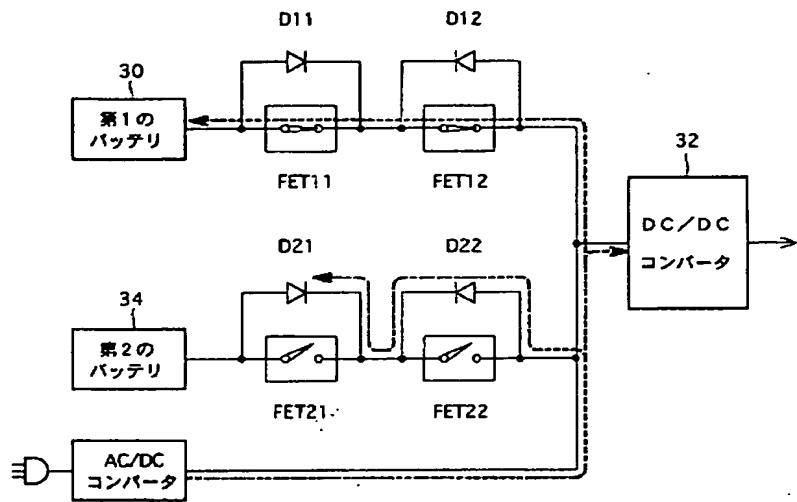
【図1.6】



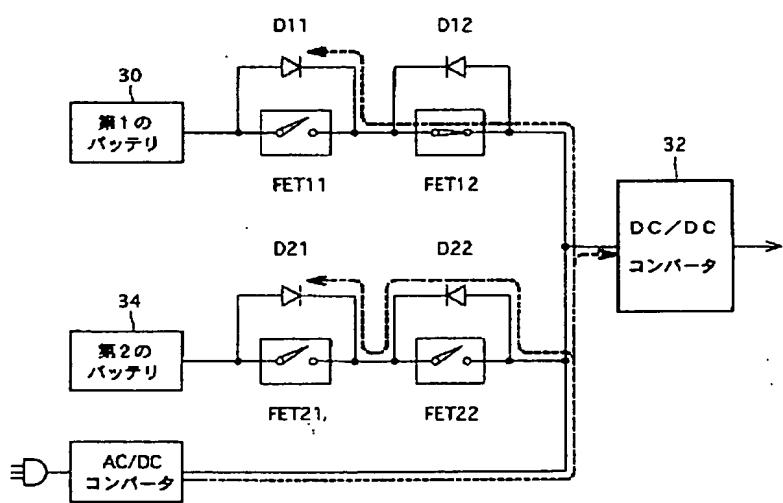
【図13】



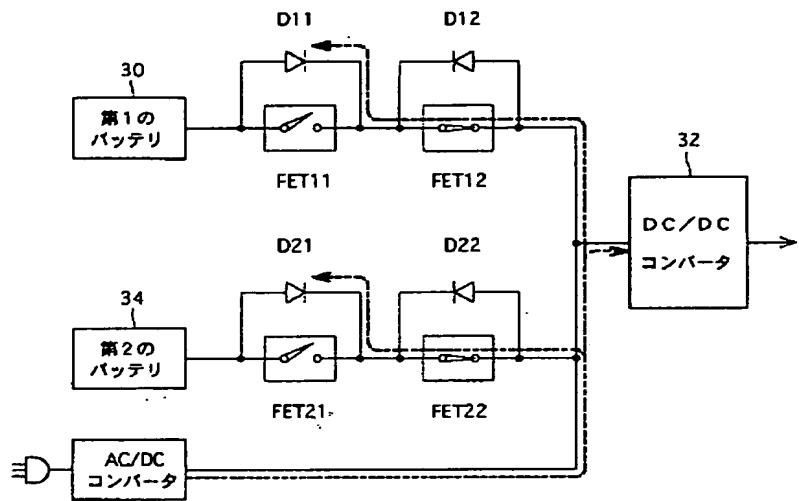
【図17】



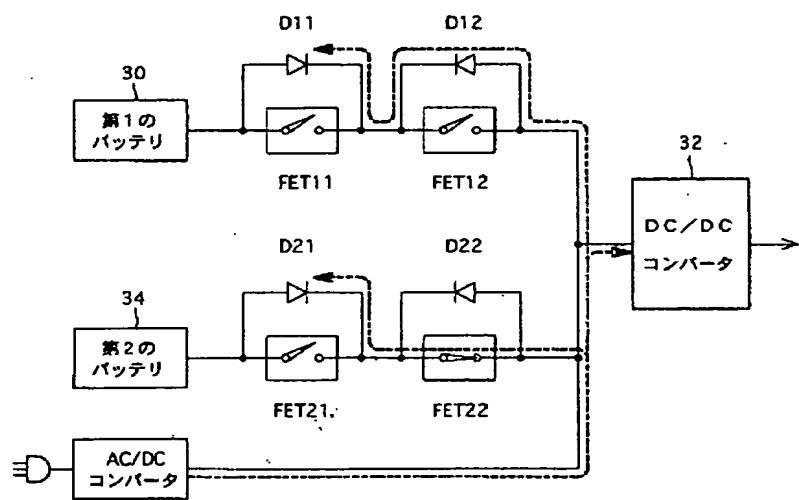
【図18】



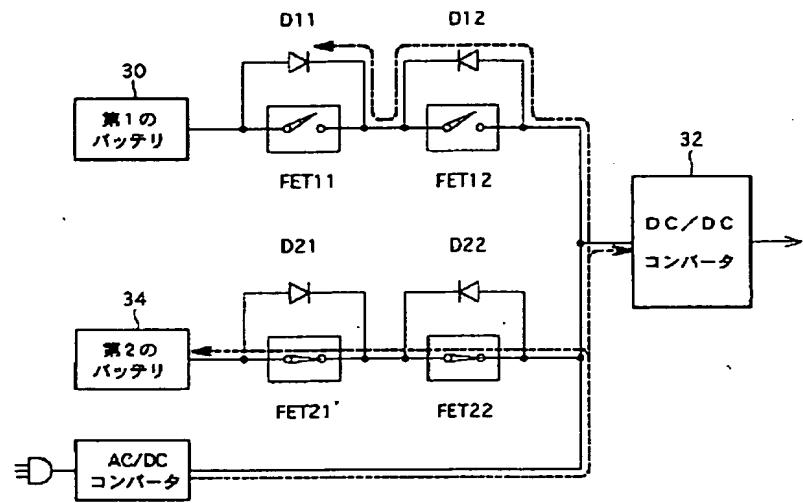
【図19】



【図20】



【図21】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.